

8/1/6

日本国特許庁
PATENT OFFICE
JAPANESE GOVERNMENT

2

U.S. PTO
09/1771743
01/29/01

別紙添付の書類に記載されている事項は下記の出願書類に記載され
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application:

2000年 1月31日

出願番号
Application Number:

特願2000-027365

出願人
Applicant(s):

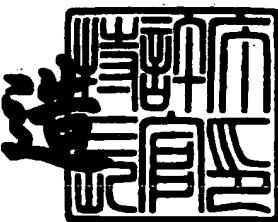
ソニー株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

2000年11月10日

特許庁長官
Commissioner,
Patent Office

及川耕



出証番号 出証特2000-3093907

【書類名】 特許願
【整理番号】 9900929512
【提出日】 平成12年 1月31日
【あて先】 特許庁長官殿
【国際特許分類】 H04L 27/22
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 山縣 拓
【発明者】
【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内
【氏名】 前田 俊治
【特許出願人】
【識別番号】 000002185
【氏名又は名称】 ソニー株式会社
【代表者】 出井 伸之
【代理人】
【識別番号】 100094053
【弁理士】
【氏名又は名称】 佐藤 隆久
【手数料の表示】
【予納台帳番号】 014890
【納付金額】 21,000円
【提出物件の目録】
【物件名】 明細書 1
【物件名】 図面 1
【物件名】 要約書 1
【包括委任状番号】 9707389

特2000-027365

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 タイミングエラー検出回路および復調回路とその方法

【特許請求の範囲】

【請求項 1】

信号に含まれる所定のシンボル周期で配置されたシンボルのタイミングエラーを検出するタイミングエラー検出回路において、

前記信号をシンボルレートの2倍以上の周波数でサンプリングするサンプリング回路と、

前記信号内の前記サンプリングされた位置の振幅を検出する振幅検出回路と、
前記検出された複数の振幅の差分に基づいて、前記タイミングエラーを検出する検出回路と

を有するタイミングエラー検出回路。

【請求項 2】

前記信号は、位相シフト変調された信号である

請求項1に記載のタイミングエラー検出回路。

【請求項 3】

信号に含まれる所定のシンボル周期Tで配置されたシンボルのタイミングエラーを検出するタイミングエラー検出回路において、

前記信号をシンボルレートの4倍の周波数でサンプリングするサンプリング回路と、

前記信号内の前記サンプリングされた位置の振幅を検出する振幅検出回路と、
予め想定されたシンボルが現れる時刻を「0」および「T」とした場合に、時
刻「T/4」について前記検出された振幅と時刻「3T/4」について前記検出
された振幅との大小関係および差分に基づいて、前記タイミングエラーの方向お
よび大きさを検出する検出回路と

を有するタイミングエラー検出回路。

【請求項 4】

前記信号は、位相シフト変調された信号である

請求項3に記載のタイミングエラー検出回路。

【請求項5】

信号に含まれる所定のシンボル周期Tで配置されたシンボルのタイミングエラーを検出するタイミングエラー検出回路において、

前記信号をシンボルレートの2倍の周波数でサンプリングするサンプリング回路と、

予め想定されたシンボルが現れる時刻を「0」および「T」とした場合に、前記サンプリングされた時刻「0」のデータおよび時刻「T/2」のデータとを用いて時刻「T/4」のデータを生成し、前記サンプリングされた時刻「T/2」のデータおよび時刻「T」のデータとを用いて、時刻「3T/4」のデータを生成する補間回路と、

前記時刻「T/4」のデータおよび時刻「3T/4」のデータから当該位置の前記信号の振幅を検出する振幅検出回路と、

前記時刻「T/4」の振幅と時刻「3T/4」の振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさを検出する検出回路とを有するタイミングエラー検出回路。

【請求項6】

前記信号は、位相シフト変調された信号である

請求項5に記載のタイミングエラー検出回路。

【請求項7】

信号に含まれる所定のシンボル周期で配置されたシンボルのタイミングエラーを検出し、当該検出したタイミングエラーに基づいて、前記信号のシンボルタイミングを再生するシンボルタイミング再生回路と、

前記シンボルタイミングが再生された信号のキャリア再生を行うキャリア再生回路と、

前記キャリア再生された信号に含まれる前記シンボルをデコードするシンボルデコード回路と

を有し、

前記シンボルタイミング再生回路は、

前記信号をシンボルレートの2倍以上の周波数でサンプリングするサンプリ

グ回路と、

前記信号内の前記サンプリングされた位置の振幅を検出する振幅検出回路と、
前記検出された複数の振幅の差分に基づいて、前記タイミングエラーを検出する検出回路と、

前記検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシンボルタイミングを再生する補間回路と
を有する
復調回路。

【請求項8】

前記信号は、位相シフト変調された信号である
請求項7に記載の復調回路。

【請求項9】

信号に含まれる所定のシンボル周期で配置されたシンボルのタイミングエラーを検出し、当該検出したタイミングエラーに基づいて、前記信号のシンボルタイミングを再生するシンボルタイミング再生回路と、

前記シンボルタイミングが再生された信号のキャリア再生を行うキャリア再生回路と、

前記キャリア再生された信号に含まれる前記シンボルをデコードするシンボルデコード回路と
を有し、

前記シンボルタイミング再生回路は、
前記信号をシンボルレートの4倍の周波数でサンプリングするサンプリング回路と、

前記信号内の前記サンプリングされた位置の振幅を検出する振幅検出回路と、
予め想定されたシンボルが現れる時刻を「0」および「T」とした場合に、時刻「T/4」について前記検出された振幅と時刻「3T/4」について前記検出された振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさを検出する検出回路と、

前記検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシ

ンボルタイミングを再生する補間回路と
を有する
復調回路。

【請求項10】

前記信号は、位相シフト変調された信号である
請求項9に記載の復調回路。

【請求項11】

信号に含まれる所定のシンボル周期で配置されたシンボルのタイミングエラーを検出し、当該検出したタイミングエラーに基づいて、前記信号のシンボルタイミングを再生するシンボルタイミング再生回路と、

前記シンボルタイミングが再生された信号のキャリア再生を行うキャリア再生回路と、

前記キャリア再生された信号に含まれる前記シンボルをデコードするシンボルデコード回路と
を有し、

前記シンボルタイミング再生回路は、

前記信号をシンボルレートの2倍の周波数でサンプリングするサンプリング回路と、

前記サンプリングされた時刻「0」のデータおよび時刻「 $T/2$ 」のデータとを用いて時刻「 $T/4$ 」のデータを生成し、前記サンプリングされた時刻「 $T/2$ 」のデータおよび時刻「 T 」のデータとを用いて、時刻「 $3T/4$ 」のデータを生成する第1の補間回路と、

前記時刻「 $T/4$ 」のデータおよび時刻「 $3T/4$ 」のデータから当該位置の前記信号の振幅を検出する振幅検出回路と、

前記時刻「 $T/4$ 」の振幅と時刻「 $3T/4$ 」の振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさを検出する検出回路と、

前記検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシンボルタイミングを再生する第2の補間回路と
を有する

復調回路。

【請求項12】

前記信号は、位相シフト変調された信号である

請求項11に記載の復調回路。

【請求項13】

信号に含まれる所定のシンボル周期で配置されたシンボルのタイミングエラーを検出するタイミングエラー検出方法において、

前記信号をシンボルレートの2倍以上の周波数でサンプリングし、

前記信号内の前記サンプリングされた位置の振幅を検出し、

前記検出された複数の振幅の差分に基づいて、前記タイミングエラーを検出する

タイミングエラー検出方法。

【請求項14】

前記信号は、位相シフト変調された信号である

請求項13に記載のタイミングエラー検出方法。

【請求項15】

信号に含まれる所定のシンボル周期Tで配置されたシンボルのタイミングエラーを検出するタイミングエラー検出方法において、

前記信号をシンボルレートの4倍の周波数でサンプリングし、

前記信号内の前記サンプリングされた位置の振幅を検出し、

予め想定されたシンボルが現れる時刻を「0」および「T」とした場合に、時刻「T/4」について前記検出された振幅と時刻「3T/4」について前記検出された振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさを検出する

タイミングエラー検出方法。

【請求項16】

前記信号は、位相シフト変調された信号である

請求項15に記載のタイミングエラー検出方法。

【請求項17】

信号に含まれる所定のシンボル周期Tで配置されたシンボルのタイミングエラーを検出するタイミングエラー検出方法において、

前記信号をシンボルレートの2倍の周波数でサンプリングし、

予め想定されたシンボルが現れる時刻を「0」および「T」とした場合に、前記サンプリングされた時刻「0」のデータおよび時刻「T/2」のデータとを用いて時刻「T/4」のデータを生成し、

前記サンプリングされた時刻「T/2」のデータおよび時刻「T」のデータとを用いて、時刻「3T/4」のデータを生成し、

前記時刻「T/4」のデータおよび時刻「3T/4」のデータから当該位置の前記信号の振幅を検出し、

前記時刻「T/4」の振幅と時刻「3T/4」の振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさを検出する
タイミングエラー検出方法。

【請求項18】

前記信号は、位相シフト変調された信号である

請求項17に記載のタイミングエラー検出方法。

【請求項19】

所定のシンボル周期で配置されたシンボルを含む信号をシンボルレートの2倍以上の周波数でサンプリングし、

前記信号内の前記サンプリングされた位置の振幅を検出し、

前記検出された複数の振幅の差分に基づいて、前記タイミングエラーを検出

前記検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシンボルタイミングを再生し、

前記シンボルタイミングが再生された信号のキャリア再生を行い、

前記キャリア再生された信号に含まれる前記シンボルをデコードする
復調方法。

【請求項20】

前記信号は、位相シフト変調された信号である

請求項19に記載の復調方法。

【請求項21】

所定のシンボル周期で配置されたシンボルを含む信号をシンボルレートの4倍の周波数でサンプリングし、

前記信号内の前記サンプリングされた位置の振幅を検出し、

予め想定されたシンボルが現れる時刻を「0」および「T」とした場合に、時刻「T/4」について前記検出された振幅と時刻「3T/4」について前記検出された振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさを検出し、

前記検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシンボルタイミングを再生し、

前記シンボルタイミングが再生された信号のキャリア再生を行い、

前記キャリア再生された信号に含まれる前記シンボルをデコードする復調方法。

【請求項22】

前記信号は、位相シフト変調された信号である

請求項21に記載の復調方法。

【請求項23】

所定のシンボル周期で配置されたシンボルを含む信号をシンボルレートの2倍の周波数でサンプリングし、

予め想定されたシンボルが現れる時刻を「0」および「T」とした場合に、前記サンプリングされた時刻「0」のデータおよび時刻「T/2」のデータとを用いて時刻「T/4」のデータを生成し、

前記サンプリングされた時刻「T/2」のデータおよび時刻「T」のデータとを用いて、時刻「3T/4」のデータを生成し、

前記時刻「T/4」のデータおよび時刻「3T/4」のデータから当該位置の前記信号の振幅を検出し、

前記時刻「 $T/4$ 」の振幅と時刻「 $3T/4$ 」の振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさを検出し、前記検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシンボルタイミングを再生し、

前記シンボルタイミングが再生された信号のキャリア再生を行い、

前記キャリア再生された信号に含まれる前記シンボルをデコードする復調方法。

【請求項24】

前記信号は、位相シフト変調された信号である

請求項23に記載の復調方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、信号内のシンボルのタイミングエラーを検出するタイミングエラー検出回路と、当該検出されたタイミングエラーに基づいてシンボルタイミングを再生する復調回路と、それらの方法に関する。

【0002】

【従来の技術】

無線通信システムでは、送信側で、信号（情報）をキャリア（搬送波）に乗せる変調を行われ、受信側で信号が乗せられたキャリアから信号を取り出す復調が行われる。

変調には種々の方式があるが、衛星放送などに用いられる方式として、PSK (Phase Shift Keying) 変調がある。

PSK変調された変調信号 $S(t)$ は、下記式(1)で表される。

【0003】

【数1】

$$S(t) = \exp(j\theta(t)) \cdot \exp(j\omega t) \quad \dots \dots (1)$$

【0004】

上記式(1)において、 $\theta(t)$ は信号(情報)を位相へ変換したものを表し、 ω はキャリアの周波数を表している。

受信装置では、変調信号 $S(t)$ から、 $\theta(t)$ を取り出し、意味のある信号に変換する復調を行う。

図10は、受信装置内の復調回路100の構成図である。

図10に示すように、復調回路100は、シンボルタイミング再生回路101、キャリア再生回路102およびシンボルデコード回路103を有する。

シンボルタイミング再生回路101は、クロック再生回路とも呼ばれ、復調回路において予め想定されたクロックで正しくデータをサンプリングするために用いられる。通常、クロックを発生するブロックは、様々な要因で厳密に絶対的な周期のクロック信号を生成することはできない。そのため、予め想定されたクロックと実際のクロックのずれを検出し、帰還をかけることで正確なクロックを作る必要がある。シンボルタイミング再生回路101は、この帰還回路に相当する。

シンボルタイミング再生回路101は、受信信号 S_{100} のクロック再生を行い、その結果である信号 S_{101} をキャリア再生回路102に出力する。

このようなシンボルタイミング再生回路101としては、種々の回路が提案されている。

例えば、特開平9-28597号公報には、位相信号を生成し、当該位相信号を用いて、残留キャリアに対して高い耐性を持つことができるシンボルタイミング再生回路が開示されている。

【0005】

キャリア再生回路102は、信号 S_{101} からキャリア成分を取り除く処理を行う。

すなわち、キャリア再生回路102は、信号 S_{101} から上記式(1)のキャリア成分である $\exp(j\omega t)$ を打ち消す処理を行う。具体的には、キャリア再生回路102は、信号 S_{101} に、 $\exp(-j\omega t)$ を示す信号を乗算する。

【0006】

シンボルデコード回路103は、キャリア再生回路102から、上記式(1)に示す $\exp(j\theta(t))$ に相当する信号S102をキャリア再生回路102から入力し、 θ とデータとの対応表を用いて変換を行うデコード処理を行う。

【0007】

【発明が解決しようとする課題】

しかしながら、前述した特開平9-28597号公報に開示されたシンボルタイミング再生回路では、位相信号を生成する必要があることから、位相信号生成用のROMテーブルなどを用意する必要があり、回路が複雑かつ大規模になってしまふという問題がある。

【0008】

本発明は上述した従来技術の問題点に鑑みてなされ、簡単かつ小規模な構成で、信号内のシンボルのタイミングエラーを適切に検出できるタイミングエラー検出回路およびその方法と、当該タイミングエラー検出回路を用いた復調装置およびその方法を提供することを目的とする。

【0009】

【課題を解決するための手段】

上述した従来技術の問題点を解決し、上述した目的を達成するために、本発明の第1の観点のタイミングエラー検出回路は、信号に含まれる所定のシンボル周期で配置されたシンボルのタイミングエラーを検出するタイミングエラー検出回路であって、前記信号をシンボルレートの2倍以上の周波数でサンプリングするサンプリング回路と、前記信号内の前記サンプリングされた位置の振幅を検出する振幅検出回路と、前記検出された複数の振幅の差分に基づいて、前記タイミングエラーを検出する検出回路とを有する。

【0010】

本発明の第1の観点のタイミングエラー検出回路の作用は以下のようになる。

サンプリング回路において、所定のシンボル周期で配置されたシンボルを含む信号が、シンボルレートの2倍以上の周波数でサンプリングされる。

次に、振幅検出回路において、前記信号内の前記サンプリングされた位置の振

幅が検出される。

次に、検出回路において、前記検出された複数の振幅の差分に基づいて、前記タイミングエラーが検出される。

【0011】

このように、本発明の第1の観点のタイミングエラー検出回路では、位相信号を用いることなく、振幅に基づいてシンボルのタイミングを検出できる。

そのため、簡単かつ小規模な構成で、シンボルのタイミングエラーを検出できることと共に、キャリア成分の残った信号に対しても安定かつ高速な同期を実現する可能にする。

【0012】

また、本発明の第2の観点のタイミングエラー検出回路は、信号に含まれる所定のシンボル周期Tで配置されたシンボルのタイミングエラーを検出するタイミングエラー検出回路であって、前記信号をシンボルレートの4倍の周波数でサンプリングするサンプリング回路と、前記信号内の前記サンプリングされた位置の振幅を検出する振幅検出回路と、予め想定されたシンボルが現れる時刻を「0」および「T」とした場合に、時刻「T/4」について前記検出された振幅と時刻「3T/4」について前記検出された振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさを検出する検出回路とを有する。

【0013】

本発明の第2の観点のタイミングエラー検出回路の作用は以下のようになる。

サンプリング回路において、所定のシンボル周期Tで配置されたシンボルを含む信号が、シンボルレートの4倍の周波数でサンプリングされる。

次に、振幅検出回路において、前記信号内の前記サンプリングされた位置の振幅が検出される。

次に、検出回路において、予め想定されたシンボルが現れる時刻を「0」および「T」とした場合に、時刻「T/4」について前記検出された振幅と時刻「3T/4」について前記検出された振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさが検出される。

【0014】

また、本発明の第3の観点のタイミングエラー検出回路は、信号に含まれる所定のシンボル周期Tで配置されたシンボルのタイミングエラーを検出するタイミングエラー検出回路であって、前記信号をシンボルレートの2倍の周波数でサンプリングするサンプリング回路と、予め想定されたシンボルが現れる時刻を「0」および「T」とした場合に、前記サンプリングされた時刻「0」のデータおよび時刻「T/2」のデータとを用いて時刻「T/4」のデータを生成し、前記サンプリングされた時刻「T/2」のデータおよび時刻「T」のデータとを用いて、時刻「3T/4」のデータを生成する第1の補間回路と、前記時刻「T/4」のデータおよび時刻「3T/4」のデータから当該位置の前記信号の振幅を検出する振幅検出回路と、前記時刻「T/4」の振幅と時刻「3T/4」の振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさを検出する検出回路とを有する。

【0015】

本発明の第3の観点のタイミングエラー検出回路の作用は以下のようになる。

サンプリング回路において、所定のシンボル周期Tで配置されたシンボルを含む信号が、シンボルレートの2倍の周波数でサンプリングされる。

次に、補間回路において、前記サンプリングされた時刻「0」のデータおよび時刻「T/2」のデータとを用いて時刻「T/4」のデータが生成され、前記サンプリングされた時刻「T/2」のデータおよび時刻「T」のデータとを用いて、時刻「3T/4」のデータが生成される。

次に、振幅検出回路において、前記時刻「T/4」のデータおよび時刻「3T/4」のデータから当該位置の前記信号の振幅が検出される。

次に、検出回路において、前記時刻「T/2」の振幅と時刻「3T/4」の振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさが検出される。

【0016】

また、本発明の第1の観点の復調回路は、信号に含まれる所定のシンボル周期で配置されたシンボルのタイミングエラーを検出し、当該検出したタイミングエ

ラーに基づいて、前記信号のシンボルタイミングを再生するシンボルタイミング再生回路と、前記シンボルタイミングが再生された信号のキャリア再生を行うキャリア再生回路と、前記キャリア再生された信号に含まれる前記シンボルをデコードするシンボルデコード回路とを有し、前記シンボルタイミング再生回路は、前記信号をシンボルレートの2倍以上の周波数でサンプリングするサンプリング回路と、前記信号内の前記サンプリングされた位置の振幅を検出する振幅検出回路と、前記検出された複数の振幅の差分に基づいて、前記タイミングエラーを検出する検出回路と、前記検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシンボルタイミングを再生する補間回路とを有する。

【0017】

本発明の第1の観点の復調回路の作用は以下のようになる。

シンボルタイミング再生回路において、前述した第1の観点のタイミングエラー検出回路と同じ作用によってシンボルのタイミングエラーが検出され、当該検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシンボルタイミングが再生される。

次に、キャリア再生回路において、前記シンボルタイミングが再生された信号のキャリア再生が行われる。

次に、シンボルデコード回路において、前記キャリア再生された信号に含まれる前記シンボルがデコードされる。

【0018】

また、本発明の第2の観点の復調回路は、信号に含まれる所定のシンボル周期で配置されたシンボルのタイミングエラーを検出し、当該検出したタイミングエラーに基づいて、前記信号のシンボルタイミングを再生するシンボルタイミング再生回路と、前記シンボルタイミングが再生された信号のキャリア再生を行うキャリア再生回路と、前記キャリア再生された信号に含まれる前記シンボルをデコードするシンボルデコード回路とを有し、前記シンボルタイミング再生回路は、前記信号をシンボルレートの4倍の周波数でサンプリングするサンプリング回路と、前記信号内の前記サンプリングされた位置の振幅を検出する振幅検出回路と、予め想定されたシンボルが現れる時刻を「0」および「T」とした場合に、時

刻「 $T/4$ 」について前記検出された振幅と時刻「 $3T/4$ 」について前記検出された振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさを検出する検出回路と、前記検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシンボルタイミングを再生する補間回路とを有する。

【0019】

本発明の第2の観点の復調回路の作用は以下のようになる。

シンボルタイミング再生回路において、前述した第2の観点のタイミングエラー検出回路と同じ作用によってシンボルのタイミングエラーが検出され、当該検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシンボルタイミングが再生される。

次に、キャリア再生回路において、前記シンボルタイミングが再生された信号のキャリア再生が行われる。

次に、シンボルデコード回路において、前記キャリア再生された信号に含まれる前記シンボルがデコードされる。

【0020】

また、本発明の第3の観点の復調回路は、信号に含まれる所定のシンボル周期で配置されたシンボルのタイミングエラーを検出し、当該検出したタイミングエラーに基づいて、前記信号のシンボルタイミングを再生するシンボルタイミング再生回路と、前記シンボルタイミングが再生された信号のキャリア再生を行うキャリア再生回路と、前記キャリア再生された信号に含まれる前記シンボルをデコードするシンボルデコード回路とを有する。

前記シンボルタイミング再生回路は、前記信号をシンボルレートの2倍の周波数でサンプリングするサンプリング回路と、予め想定されたシンボルが現れる時刻を「0」と「 T 」とした場合に、前記サンプリングされた時刻「0」のデータおよび時刻「 $T/2$ 」のデータとを用いて時刻「 $T/4$ 」のデータを生成し、前記サンプリングされた時刻「 $T/2$ 」のデータおよび時刻「 T 」のデータとを用いて、時刻「 $3T/4$ 」のデータを生成する第1の補間回路と、前記時刻「 $T/4$ 」のデータおよび時刻「 $3T/4$ 」のデータから当該位置の前記信号の振

幅を検出する振幅検出回路と、前記時刻「 $T/4$ 」の振幅と時刻「 $3T/4$ 」の振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさを検出する検出回路と、前記検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシンボルタイミングを再生する第2の補間回路とを有する。

【0021】

また、本発明の第3の観点の復調回路の作用は以下のようになる。

シンボルタイミング再生回路において、前述した第3の観点のタイミングエラー検出回路と同じ作用によってシンボルのタイミングエラーが検出され、当該検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシンボルタイミングが再生される。

次に、キャリア再生回路において、前記シンボルタイミングが再生された信号のキャリア再生が行われる。

次に、シンボルデコード回路において、前記キャリア再生された信号に含まれる前記シンボルがデコードされる。

【0022】

また、本発明の第1の観点のタイミングエラー検出方法は、信号に含まれる所定のシンボル周期で配置されたシンボルのタイミングエラーを検出するタイミングエラー検出方法であって、前記信号をシンボルレートの2倍以上の周波数でサンプリングし、前記信号内の前記サンプリングされた位置の振幅を検出し、前記検出された複数の振幅の差分に基づいて、前記タイミングエラーを検出する。

【0023】

また、本発明の第2の観点のタイミングエラー検出方法は、信号に含まれる所定のシンボル周期Tで配置されたシンボルのタイミングエラーを検出するタイミングエラー検出方法であって、前記信号をシンボルレートの4倍の周波数でサンプリングし、前記信号内の前記サンプリングされた位置の振幅を検出し、予め想定されたシンボルが現れる時刻を「0」とした場合に、時刻「 $T/4$ 」について前記検出された振幅と時刻「 $3T/4$ 」について前記検出された振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大き

さを検出する。

【0024】

また、本発明の第3の観点のタイミングエラー検出方法は、信号に含まれる所定のシンボル周期Tで配置されたシンボルのタイミングエラーを検出するタイミングエラー検出方法であって、前記信号をシンボルレートの2倍の周波数でサンプリングし、予め想定されたシンボルが現れる時刻を「0」および「T」とした場合に、前記サンプリングされた時刻「0」のデータおよび時刻「T/2」のデータとを用いて時刻「T/4」のデータを生成し、前記サンプリングされた時刻「T/2」のデータおよび時刻「T」のデータとを用いて、時刻「3T/4」のデータを生成し、前記時刻「T/4」のデータおよび時刻「3T/4」のデータから当該位置の前記信号の振幅を検出し、前記時刻「T/4」の振幅と時刻「3T/4」の振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさを検出する。

【0025】

また、本発明の第1の観点の復調方法は、所定のシンボル周期で配置されたシンボルを含む信号をシンボルレートの2倍以上の周波数でサンプリングし、前記信号内の前記サンプリングされた位置の振幅を検出し、前記検出された複数の振幅の差分に基づいて、前記タイミングエラーを検出し、前記検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシンボルタイミングを再生し、前記シンボルタイミングが再生された信号のキャリア再生を行い、前記キャリア再生された信号に含まれる前記シンボルをデコードする。

【0026】

また、本発明の第2の観点の復調方法は、所定のシンボル周期で配置されたシンボルを含む信号をシンボルレートの4倍の周波数でサンプリングし、前記信号内の前記サンプリングされた位置の振幅を検出し、予め想定されたシンボルが現れる時刻を「0」および「T」とした場合に、時刻「T/4」について前記検出された振幅と時刻「3T/4」について前記検出された振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさを検出し、前記検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシンボルタイ

ミングを再生し、前記シンボルタイミングが再生された信号のキャリア再生を行い、前記キャリア再生された信号に含まれる前記シンボルをデコードする。

【0027】

また、本発明の第3の観点の復調方法は、所定のシンボル周期で配置されたシンボルを含む信号をシンボルレートの2倍の周波数でサンプリングし、予め想定されたシンボルが現れる時刻を「0」および「T」とした場合に、前記サンプリングされた時刻「0」のデータおよび時刻「T/2」のデータとを用いて時刻「T/4」のデータを生成し、前記サンプリングされた時刻「T/2」のデータおよび時刻「T」のデータとを用いて、時刻「3T/4」のデータを生成し、前記時刻「T/4」のデータおよび時刻「3T/4」のデータから当該位置の前記信号の振幅を検出し、前記時刻「T/4」の振幅と時刻「3T/4」の振幅との大小関係および差分に基づいて、前記タイミングエラーの方向および大きさを検出し、前記検出されたタイミングエラーに基づいて、前記信号に補間処理を行ってシンボルタイミングを再生し、前記シンボルタイミングが再生された信号のキャリア再生を行い、前記キャリア再生された信号に含まれる前記シンボルをデコードする。

【0028】

また、上述した本発明のタイミングエラー検出回路およびその方法と、復調装置およびその方法では、特定的には、前記信号は、位相シフト変調された信号である。

【0029】

【発明の実施の形態】

以下、本発明の実施形態について説明する。

第1実施形態

図1は、本実施形態の復調回路1の構成図である。

図1に示すように、復調回路1は、例えば、シンボルタイミング再生回路2、キャリア再生回路102およびシンボルデコード回路103を有する。

ここで、キャリア再生回路102およびシンボルデコード回路103は、前述した図10に示す従来の復調回路100の同一符号の構成要素と同じである。

【0030】

復調回路1は、請求項7および請求項9の復調回路に対応しており、シンボルタイミング再生回路2が本発明のシンボルタイミング再生回路に対応し、キャリア再生回路102が本発明のキャリア再生回路に対応し、シンボルデコード回路103が本発明のシンボルデコード回路に対応している。

【0031】

以下、シンボルタイミング再生回路2について詳細に説明する。

図2は、シンボルタイミング再生回路2の構成図である。

図2に示すように、シンボルタイミング再生回路2は、補間回路10、サンプルタイミング決定回路11、ループフィルタ回路12およびタイミングエラー検出回路13を有する。

【0032】

補間回路10は、サンプルタイミング決定回路11からのサンプルタイミング決定信号S11によって示されるタイミングで、受信信号S100をサンプリングして受信信号S2を生成し、これを図1に示すキャリア再生回路102に出力する。

ここで、受信信号S100は、BPSKおよびQPSKなどの位相シフト変調された信号である。

このとき、補間回路10に入力される受信信号S100は、パラボラアンテナなどの受信信号にチューナによる選局処理およびA/D変換処理を行った後の信号である。

【0033】

サンプルタイミング決定回路11は、ループフィルタ回路12から入力したタイミングエラー信号S12に基づいて、タイミングエラー検出回路13において検出されたタイミングエラーを無くすかあるいは抑制するよう新たにサンプルタイミングを決定し、当該決定したサンプルタイミングを示すサンプルタイミング決定信号S11を補間回路10に出力する。

【0034】

ループフィルタ回路12は、タイミングエラー検出回路13から入力したタイ

ミングエラー信号 S 1 3 からノイズ成分を除去してタイミングエラー信号 S 1 2 を生成し、これをサンプルタイミング決定回路 1 1 に出力する。

【0035】

タイミングエラー検出回路 1 3 は、例えば、補間回路 1 0 からの信号 S 2 が、予め想定されているクロック周期およびタイミングでデータがサンプリングされているか否かを判断する。

具体的には、タイミングエラー検出回路 1 3 は、信号 S 2 のサンプルタイミングと、予め想定されているサンプルタイミングとのずれの量および方向を検出し、これらを示すタイミングエラー信号 S 1 3 を生成し、これをループフィルタ回路 1 2 に出力する。

【0036】

以下、タイミングエラー検出回路 1 3 におけるタイミングエラー信号 S 1 3 の生成方法を説明する。

図 3 は信号 S 2 の振幅と時間との関係を示す図であり、図 3 (A) は信号 S 2 内のシンボルにタイミングずれが生じていない場合の図であり、図 3 (B) は信号 S 2 内のシンボルのタイミングが予め想定されているサンプルタイミングに対して遅れた場合の図であり、図 3 (C) は信号 S 2 内のシンボルのタイミングが予め想定されているサンプルタイミングに対して進んだ場合の図である。

図 3 において、T はシンボル周期を示している。

【0037】

ここで、信号 S 2 は、キャリアの位相に信号（情報）を乗せる P S K 方式で変調されているため、シンボル点においては振幅は一定となる。また、信号 S 2 の振幅は、位相の変化パターンにも依存するが、殆どの場合に、シンボル間では、シンボル点から離れるにつれ小さくなり、隣接したシンボルの中間点付近で最小となる。

従って、信号 S 2 内のシンボルにタイミングずれが生じていない場合には、図 3 (A) に示すように、シンボル S_m 1 および S_m 2 が位置する時刻をそれぞれ「0」および「T」とすると、信号 S 2 の振幅は、時刻「0」および「T」で略同じ最大値である A₁ になり、その中間である時刻「T/2」で最小値である

A_2 になる。

また、図3 (A) に示す場合において、時刻「 $T/4$ 」と「 $3T/4$ 」とでは、信号 S_2 の振幅は等しく成り、 A_3 となる。

【0038】

また、図3 (B) に示すように、信号 S_2 内でシンボル $S_m 2$ が、予め想定されているサンプルタイミングに対して遅れた場合には、時刻「 $3T/4$ 」での信号 S_2 の振幅は、振幅 A_3 より小さい振幅 A_4 になる。

【0039】

また、図3 (C) に示すように、信号 S_2 内でシンボル $S_m 2$ が、予め想定されているサンプルタイミングに対して進んだ場合には、時刻「 $3T/4$ 」での信号 S_2 の振幅は、振幅 A_3 より大きい振幅 A_5 になる。

【0040】

タイミングエラー検出回路13では、図3 (A) ~ (C) に示すような性質を利用して、信号 S_2 のタイミングエラー信号 S_{13} を生成する。

具体的には、タイミングエラー検出回路13は、シンボルレートの4倍のサンプルレートで信号 S_2 をサンプリングする。それによって、図3に示す例では、時刻「0」、「 $T/4$ 」、「 $T/2$ 」、「 $3T/4$ 」および「 T 」でサンプリングが行われる。

【0041】

そして、タイミングエラー検出回路13は、時刻「 $T/4$ 」でサンプリングを行った信号 S_2 の振幅 $A(T/4)$ と、時刻「 $3T/4$ 」でサンプリングを行った信号 S_2 の振幅 $A(3T/4)$ とを比較し、振幅 $A(T/4)$ の方が大きい場合には図3 (B) に示すように信号 S_2 内でシンボルが予め想定されているサンプルタイミングに対して遅れていると判断し、当該判断結果と、振幅 $A(T/4)$ と振幅 $A(3T/4)$ との差分を示すタイミングエラー信号 S_{13} を生成する。

一方、タイミングエラー検出回路13は、上記比較の結果、振幅 $A(3T/4)$ の方が大きい場合には図3 (C) に示すように信号 S_2 内でシンボルが予め想定されているサンプルタイミングに対して進んでいると判断し、当該判断結果と

、振幅A ($T/4$) と振幅A ($3T/4$)との差分を示すタイミングエラー信号S13を生成する。

【0042】

図4は、タイミングエラー検出回路13の構成の一例を示す図である。

図4に示すように、タイミングエラー検出回路13は、サンプリング回路20、振幅検出回路21、差分検出回路22およびタイミングエラー信号生成回路23を有する。

ここで、サンプリング回路20が本発明のサンプリング回路に対応し、振幅検出回路21が本発明の振幅検出回路に対応し、差分検出回路22およびタイミングエラー信号生成回路23が本発明の検出回路に対応している。

【0043】

サンプリング回路20は、シンボルレートの4倍のサンプルレートで信号S2をサンプルリングしてサンプリング信号S20を生成する。それによって、図3に示す例では、時刻「0」、「 $T/4$ 」、「 $T/2$ 」、「 $3T/4$ 」および「 T 」をサンプリングしたサンプリング信号S20が生成される。

【0044】

振幅検出回路21は、サンプリング信号S20の振幅を検出する。

これによって、図3に示す例では、例えば、時刻「 $T/4$ 」でサンプリングを行った信号S2の振幅A ($T/4$)、並びに時刻「 $3T/4$ 」でサンプリングを行った信号S2の振幅A ($3T/4$)等が求められる。

差分検出回路22は、振幅検出回路21で検出された振幅A ($T/4$)と振幅A ($3T/4$)との差分 ΔA を検出する。

タイミングエラー信号生成回路23は、差分 ΔA に基づいて、タイミングエラー信号S13を生成する。

【0045】

シンボルタイミング再生回路2の動作を説明する。

シンボルタイミング再生回路2では、パラボラアンテナで受信された後にチューナによる選局処理およびA/D変換処理などを経て生成された受信信号S100が、補間回路10に入力される。

補間回路10では、サンプルタイミング決定回路11からのサンプルタイミング決定信号S11によって示されるタイミングで、受信信号S100がサンプリングされ、その結果である受信信号S2が図1に示すキャリア再生回路102および図2に示すタイミングエラー検出回路13に出力される。

【0046】

タイミングエラー検出回路13では、信号S2のサンプルタイミングと、予め想定されているサンプルタイミングとのずれの量および方向を検出し、これらを示すタイミングエラー信号S13が生成される。このとき、タイミングエラー検出回路13におけるタイミングエラー信号S13の生成は、前述したように、位相信号を生成しないで行われる。

タイミングエラー信号S13は、ループフィルタ回路12においてノイズ成分が除去され、それによって得られたタイミングエラー信号S12がサンプルタイミング決定回路11に出力される。

【0047】

サンプルタイミング決定回路11は、タイミングエラー信号S12に基づいて、タイミングエラー検出回路13において検出されたタイミングエラーを無くすかあるいは抑制するよう新たなサンプルタイミングが決定され、当該決定されたサンプルタイミングを示すサンプルタイミング決定信号S11が補間回路10に出力される。

【0048】

以上説明したように、シンボルタイミング再生回路2によれば、タイミングエラー検出回路13におけるタイミングエラー信号S13を生成する際に信号S2の位相信号を生成しないため、簡単かつ小規模な構成で、信号S2内のシンボルのタイミングずれを検出できる。

また、シンボルタイミング再生回路2によれば、タイミングエラー検出回路13においてタイミングエラーの検出時に振幅情報のみ利用しているため、キャリア成分の残った信号に対しても安定かつ高速な同期を実現することができる。

【0049】

第2実施形態

本実施形態の復調回路は、前述した第1実施形態の復調回路1と同様に図1に示す構成を有し、シンボルタイミング再生回路も、前述した第1実施形態のシンボルタイミング再生回路2と同様に図2に示す構成を有している。

但し、本実施形態の復調回路では、図2に示すタイミングエラー検出回路13における処理が前述した第1実施形態で示したものとは異なる。

【0050】

図5は、本実施形態の復調回路で用いられるシンボルタイミング再生回路32の構成図である。

図5に示すように、シンボルタイミング再生回路32は、補間回路10、サンプルタイミング決定回路11、ループフィルタ回路12およびタイミングエラー検出回路33を有する。

ここで、図5において、図2と同じ符号を付した補間回路10、サンプルタイミング決定回路11およびループフィルタ回路12は、前述した第1実施形態で説明したものと同じである。

すなわち、本実施形態では、タイミングエラー検出回路33に特徴がある。

本実施形態の復調回路は、請求項7および請求項11の復調回路に対応しており、シンボルタイミング再生回路2が本発明のシンボルタイミング再生回路に対応し、キャリア再生回路102が本発明のキャリア再生回路に対応し、シンボルデコード回路103が本発明のシンボルデコード回路に対応している。

【0051】

以下、タイミングエラー検出回路33について説明する。

前述した第1実施形態のタイミングエラー検出回路13では、シンボルレートの4倍でサンプリングを行う場合を例示したが、本実施形態のタイミングエラー検出回路33では、シンボルレートの2倍でサンプリングを行い、その後補間処理を行って前述した図3に示した振幅A ($T/4$) およびA ($3T/4$) を生成する。

具体的には、タイミングエラー検出回路33は、図6に示す例では、信号S2をシンボルレートの2倍でサンプリングして、時刻「0」、「 $T/2$ 」および「 T 」のデータD(0), D($T/2$) およびD(T) を得る。

そして、タイミングエラー検出回路33は、データD(0)およびD(T/2)を用いて補間処理を行って、時刻「T/4」のデータD(T/4)を得る。

また、タイミングエラー検出回路33は、データD(T/2)およびD(T)を用いて補間処理を行って、時刻「3T/4」のデータD(3T/4)を得る。

【0052】

タイミングエラー検出回路33は、補間処理によって得た時刻「T/4」での信号S2のデータD(T/4)の振幅A(T/4)と、補間処理によって得た時刻「3T/4」での信号S2のデータD(3T/4)の振幅A(3T/4)とを比較し、振幅A(T/4)の方が大きい場合には図6(B)に示すように信号S2内でシンボルが予め想定されているサンプルタイミングに対して遅れていると判断し、当該判断結果と、振幅A(T/4)と振幅A(3T/4)との差分を示すタイミングエラー信号S13を生成する。

一方、タイミングエラー検出回路33は、上記比較の結果、振幅A(3T/4)の方が大きい場合には図6(C)に示すように信号S2内でシンボルが予め想定されているサンプルタイミングに対して進んでいると判断し、当該判断結果と、振幅A(T/4)と振幅A(3T/4)との差分を示すタイミングエラー信号S13を生成する。

【0053】

図7は、タイミングエラー検出回路33の構成の一例を示す図である。

図4に示すように、タイミングエラー検出回路13は、サンプリング回路40、補間回路41、振幅検出回路42、差分検出回路43およびタイミングエラー信号生成回路44を有する。

ここで、サンプルタイミング決定回路40が本発明のサンプリング回路に対応し、補間回路42が本発明の第1の補間回路に対応し、振幅検出回路41が本発明の振幅検出回路に対応し、差分検出回路43およびタイミングエラー信号生成回路44が本実施形態発明の検出回路に対応している。

サンプリング回路40は、シンボルレートの2倍のサンプルレートで信号S2をサンプリングしてサンプリング信号S40を生成する。それによって、図6に示す例では、時刻「0」、「T/2」および「T」をサンプリングしたサンプ

リング信号S40が生成される。

【0054】

補間回路41は、図6に示す例では、例えば、時刻「0」でサンプリングを行った信号S2のデータD(0)、時刻「T/2」でサンプリングを行った信号S2のデータD(T/2)、並びに時刻「T」でサンプリングを行った信号S2のデータD(T)等を用いて補間処理を行って、時刻「T/4」のデータD(T/4)を得る。

また、補完回路41は、データD(T/2)およびD(T)を用いて補間処理を行って、時刻「3T/4」のデータD(3T/4)を得る。

振幅検出回路42は、補完回路41で生成されたデータに応じた振幅を検出する。

具体的には、振幅検出回路42は、データD(T/4)および(3T/4)に応じた振幅A(T/4)およびA(3T/4)を求める。

【0055】

差分検出回路43は、振幅検出回路41で得られた振幅A(T/4)と、振幅A(3T/4)との差分△Aを検出する。

【0056】

タイミングエラー信号生成回路44は、差分△Aに基づいて、タイミングエラー信号S13を生成する。

【0057】

図8は、図7に示す補完回路51、振幅検出回路42および差分検出回路43の一実現例である回路50の構成図である。

回路50では、サンプリング回路40においてシンボルレートの2倍でサンプリングされたサンプリング信号S40のI信号S40aおよびQ信号S40bについて処理が行われる。

加算回路52₁においてI信号S40aの現サンプリングデータと遅延回路51₁からの1サンプル前のI信号S40aのサンプリングデータとが加算され、その加算結果がシフト回路53₁において「1/2」倍にされ、その結果である信号Iが演算回路54に出力される。

それと並行して、加算回路 52_2 においてQ信号S40bの現サンプリングデータと遅延回路 51_2 からの1サンプル前のQ信号S40bのサンプリングデータとが加算され、その加算結果がシフト回路 53_2 において「1/2」倍にされ、その結果である信号Qが演算回路54に出力される。

【0058】

演算回路54では、信号Iと信号Qとを用いて、 $|I^2 + Q^2|$ に相当する演算が行われ、信号S40の振幅である信号Sが生成される。

ここで、信号Sは、図6における時刻「T/4」の振幅(T/4)と時刻「3T/4」の振幅(3T/4)とを順に示している。

【0059】

次に、減算回路56において、演算回路54からの信号Sから、遅延回路55からの1サンプル前の信号Sが減算され、信号S56が生成される。

次に、選択回路57において、振幅(T/4)から振幅(3T/4)を減算した値と、振幅(3T/4)から振幅(T/4)を減算した値のうち一方が選択され、当該選択された値が差分△Aとして図7に示すタイミングエラー信号生成回路44に出力される。

【0060】

上述したタイミングエラー検出回路33によれば、図7に示すように、補間回路42を設けることで、サンプリング回路40におけるサンプリングをシンボルレートの2倍にすることができる。

その結果、タイミングエラー検出回路33を、第1実施形態のタイミングエラー検出回路13に比べて大幅に小規模にできると共に消費電力を低減できる。

【0061】

第3実施形態

以下、本発明の実施形態に係わる受信装置について説明する。

図9は、本実施形態の受信装置90の構成図である。

受信装置90は、例えば、SCPC(Single Channel Per Carrier)方式などの周波数分割多元接続(FDMA:Frequency Division Multiple Access)を用い、BPSK(Binary Phase Shift Keying)およびQPSK(Quadrature Phase Shif

t Keying)などの位相シフト変調された信号を衛星中継器を介して受信し、受信信号の復調などを行う受信装置に用いられる。

【0062】

図9に示すように、受信装置90は、例えば、入力端子110、局部発振回路111、同相検波回路112、移相回路113、直交検波回路114、アナログ増幅回路115、116、LPF回路118、119、A/D変換回路120、121、発振回路122、補間回路10₁、10₂、複素乗算回路130、ロールオフフィルタ回路131、132、位相検出回路133、ループフィルタ回路134、数値制御発振回路135、信号変換回路136、137、シンボルデコード回路103、サンプルタイミング決定回路11、ループフィルタ回路12、タイミングエラー検出回路13、AGC(Automatic Gain Control)回路147、PWM信号生成回路148およびローパスフィルタ149を有する。

【0063】

ここで、補間回路10₁、10₂、サンプルタイミング決定回路11、ループフィルタ回路12およびタイミングエラー検出回路13によって、シンボルタイミング再生回路146が構成される。

サンプルタイミング決定回路11、ループフィルタ回路12およびタイミングエラー検出回路13は、第1実施形態で説明した図2に示す同一符号の構成要素と同じであり、I信号S131およびQ信号S132について処理を行う。

また、補間回路10₁および10₂は、図2に示す補間回路10に対応しており、I信号S120およびQ信号S121について処理を行う。

【0064】

局部発振回路111は、受信信号S110のキャリアとなる中間周波数の局部発振信号S111を生成し、これを同相検波回路112および移相回路113に出力する。

同相検波回路112は、局部発振信号S111と、入力端子110から入力されたQPSK変調された中間周波数の受信信号S110とを乗算することでキャリアの同相成分を検波してベースバンドのI信号S112を生成し、これをアナログ増幅回路115に出力する。

移相回路113は、局部発振回路111からの局部発振信号S111の位相を90度移相させて局部発振信号S113を生成し、これを直交検波回路114に出力する。

直交検波回路114は、局部発振信号S113と、入力端子110から入力されたQPSK変調された受信信号S110とを乗算することでキャリアの直交成分を検波してベースバンドのQ信号S114を生成し、これをアナログ増幅回路116に出力する。

【0065】

アナログ増幅回路115は、LPF回路149からの増幅率制御信号S149に基づいて、I信号S112を増幅してI信号S115を生成し、これをLPF回路118に出力する。

アナログ増幅回路116は、LPF回路149からの増幅率制御信号S149に基づいて、Q信号S114を増幅してQ信号S116を生成し、これをLPF回路119に出力する。

【0066】

LPF回路118は、I信号S115の高域成分を除去してI信号S118を生成し、これをA/D変換回路120に出力する。

LPF回路119は、Q信号S116の高域成分を除去してQ信号S119を生成し、これをA/D変換回路121に出力する。

【0067】

発振回路122は、受信信号S110の予め決められたサンプリング周波数と同じ周波数を持つ発振信号S122を生成し、これをA/D変換回路120, 121に出力する。

ここで、サンプリング周波数は、シンボルタイミング再生（キャリア再生）の都合上、シンボルレートR_sの2倍より大きくする。

【0068】

A/D変換回路120は、発振回路122からの発振信号S122に基づいて、I信号S118のA/D変換を行ってデジタルのI信号IS20を生成し、これを補間回路10₁に出力する。

A/D変換回路121は、発振回路122からの発振信号S122に基づいて、Q信号S119のA/D変換を行ってデジタルのQ信号S121を生成し、これを補間回路102に出力する。

【0069】

補間回路101は、シンボルデコード回路45が適切なタイミングでシンボルの判定を行えるように、サンプルタイミング決定回路11からのサンプリングタイミング決定信号S11に基づいてI信号S123の補間処理を行ってI信号S101を生成する。

補間回路102は、シンボルデコード回路45が適切なタイミングでシンボルの判定を行えるように、サンプルタイミング決定回路11からのサンプリングタイミング決定信号S11に基づいてQ信号S124の補間処理を行ってQ信号S102を生成する。

【0070】

複素乗算回路130は、信号変換回路136、137からのキャリア再生用（周波数引き込み並びに位相同期用）の信号S136、S137を用いて、下記式(2)に基づいて、I信号S101およびQ信号S102に対して周波数引き込み処理および位相同期処理を行い、I信号S130aおよびQ信号S130bを生成する。

【0071】

【数2】

$$\begin{pmatrix} I'(S130a) \\ Q'(S130b) \end{pmatrix} = \begin{pmatrix} \cos \omega t & -\sin \omega t \\ \sin \omega t & \cos \omega t \end{pmatrix} \begin{pmatrix} I(S101) \\ Q(S102) \end{pmatrix} \quad \dots\dots (2)$$

【0072】

ロールオフフィルタ回路131は、I信号S130aに符号間干渉を低減するためのフィルタ処理を行ってI信号S131を生成し、これを位相検出回路133、シンボルデコード回路103、タイミングエラー検出回路13およびAGC回路147に出力する。

ロールオフフィルタ回路132は、Q信号S130bに符号間干渉を低減する

ためのフィルタ処理を行ってQ信号S132を生成し、これを位相検出回路133、シンボルデコード回路103、タイミングエラー検出回路13およびAGC回路147に出力する。

なお、本実施形態では、ロールオフフィルタ回路131、132をコスタスループ155内に構成した場合を例示したが、これらを補間回路10₁、10₂の直後に設置してもよい。

【0073】

位相検出回路133は、I信号S131およびQ信号S132によって決まる位相を検出し、当該位相を示す位相信号S133をループフィルタ回路134に出力する。

【0074】

ループフィルタ回路134は、位相信号S133の高域成分を除去して位相信号S134を生成し、これを数値制御発振回路135に出力する。

【0075】

数値制御発振回路135は、オーバーフローを禁止しない累積加算回路であり、位相信号S134の値に応じてそのダイナミックレンジまでの加算動作を行って発振状態となり、位相信号S134の値に応じた発振周波数を持つ信号S135を生成し、これを信号変換回路136、137に出力する。すなわち、数値制御発振回路135は、アナログ回路における電圧制御発振回路（VCO）と同じ動作をデジタルで行う。

【0076】

信号変換回路136は、例えばSIN特性を持つ8ビットの分解能の信号を格納したROMを有し、数値制御発振回路135からの信号S135に応じてROMから読み出したSIN特性の信号S136を複素乗算回路130に出力する。

信号変換回路137は、例えばCOS特性を持つ8ビットの分解能の信号を格納したROMを有し、数値制御発振回路135からの信号S135に応じてROMから読み出したCOS特性の信号S137を複素乗算回路130に出力する。

【0077】

ここで、複素乗算回路130、ロールオフフィルタ回路131、132、位相

検出回路133、ループフィルタ回路134、数値制御発振回路135および信号変換回路136、137によってコスタスループ(Costas Loop)回路155が構成される。

【0078】

シンボルデコード回路103は、前述した第1実施形態で説明したものと同じであり、ロールオフフィルタ回路131および132から入力したキャリア再生されたI信号S131およびQ信号S132のシンボルを、所定の対応表を用いて変換するデコード処理を行う。

シンボルデコード回路103は、デコード処理の結果を、後段の誤り訂正回路に出力する。

【0079】

タイミングエラー検出回路13は、前述した図4に示す構成をしており、図3を用いて説明した手法によってI信号S131およびQ信号S132を用いて処理を行い、タイミングエラー信号S13を生成する。

ループフィルタ回路12は、タイミングエラー検出回路13から入力したタイミングエラー信号S13からノイズ成分を除去してタイミングエラー信号S12を生成し、これをサンプルタイミング決定回路11に出力する。

サンプルタイミング決定回路11は、ループフィルタ回路12から入力したタイミングエラー信号S12に基づいて、タイミングエラー検出回路13において検出されたタイミングエラーを無くすかあるいは抑制するよう新たにサンプルタイミングを決定し、当該決定したサンプルタイミングを示すサンプルタイミング決定信号S11を補間回路10₁および10₂に出力する。

【0080】

AGC回路147は、A/D変換回路120、121の後段の回路において安定した適切な振幅を用いて処理が行えるように、I信号S131およびQ信号S132の振幅値を用いて、アナログ増幅回路115、116の増幅率を制御するためのデジタルの増幅率制御信号S147を例えば8ビットの分解能で生成し、これをPWM信号生成回路148に出力する。

【0081】

PWM信号生成回路148は、デジタルの増幅率制御信号S147を、アナログ信号を得るためにPWM信号である増幅率制御信号S148に変換し、これをローパスフィルタ149に出力する。

ローパスフィルタ149は、増幅率制御信号S148の高域成分を除去して、アナログの増幅率制御信号S149を生成し、これをアナログ增幅回路115および116に出力する。

【0082】

以下、受信装置90の動作を説明する。

衛星中継器を介して受信した受信信号S110の同相成分が、同相検波回路112において、局部発振信号S111を用いて検波され、ベースバンドのI信号S112が生成される。

また、それと並行して、受信信号S110の直交成分が、直交検波回路114において、局部発振信号S111と90度位相差を持つ局部発生信号S113を用いて検波され、ベースバンドのQ信号S114が生成される。

【0083】

アナログ增幅回路115における増幅率制御信号S149に基づいた増幅処理によって、I信号S112からI信号S115が生成される。

LPF回路118におけるLPF処理およびA/D変換回路120におけるA/D変換処理を経て、I信号S115からI信号S120が生成される。

次に、補間回路10₁において、シンボルデコード回路145が適切なタイミングでシンボルの判定を行えるように、サンプルタイミング決定回路11からのサンプルタイミング決定信号S11に基づいてI信号S123の補間処理が行われてI信号S10₁が生成される。

【0084】

また、上述したI信号の処理と並行して以下に示すQ信号の処理が行われる。すなわち、アナログ增幅回路116における増幅率制御信号S149に基づいた増幅処理によって、Q信号S114からQ信号S116が生成される。

LPF回路119におけるLPF処理およびA/D変換回路121におけるA

／D変換処理を経て、Q信号S116からQ信号S121が生成される。

次に、補間回路10₂において、シンボルデコード回路145が適切なタイミングでシンボルの判定を行えるように、サンプルタイミング決定回路11からのサンプルタイミング決定信号S11に基づいてQ信号S124の補間処理が行われてQ信号S10₂が生成される。

【0085】

そして、コスタスループ回路155において、I信号S10₁およびQ信号S10₂の周波数引き込み処理および位相同期処理が行われる。

その過程で、ロールオフフィルタ回路131, 132からのI信号S131およびQ信号S132がAGC回路147に出力される。

AGC回路147では、增幅回路115, 116の増幅率を制御するためのデジタルの増幅率制御信号S147が例えば8ビットの分解能で生成される。

デジタルの増幅率制御信号S147は、PWM信号生成回路148において、アナログ信号を得るためにPWM信号である増幅率制御信号S148に変換され、ローパスフィルタ149に出力される。

増幅率制御信号S148は、ローパスフィルタ149において高域成分が除去されると、アナログの増幅率制御信号S149となり、增幅回路115および116に出力される。

【0086】

また、上述した処理と並行して、ロールオフフィルタ回路131および132からタイミングエラー検出回路13に入力されたキャリア再生されたI信号S131およびQ信号S32に基づいて、タイミングエラー検出回路13において、図3を用いて説明した手法によってタイミングエラー信号S13が生成される。

タイミングエラー信号S13は、ループフィルタ回路12において、ノイズ成分が除去された後に、タイミングエラー信号S12としてサンプルタイミング決定回路11に出力される。

サンプルタイミング決定回路11では、タイミングエラー信号S12に基づいて、タイミングエラー検出回路13において検出されたタイミングエラーを無くすかあるいは抑制するように新たなサンプルタイミングが決定され、当該決定さ

れたサンプルタイミングを示すサンプルタイミング決定信号 S₁₁ が補間回路 1₀₁ および 1₀₂ に出力される。

【0087】

以上説明したように、受信装置 90 によれば、第 1 実施形態で説明したシンボルタイミング再生回路 2 と略同じ構成のシンボルタイミング再生回路 146 を用いたことで、タイミングエラー検出回路 13 におけるタイミングエラー信号 S₁₃ を生成する際に振幅情報のみ利用しているため、キャリア成分の残った信号に対しても安定かつ高速な同期を実現することができる。

【0088】

本発明は上述した実施形態には限定されない。

例えば、上述した図 9 に示す受信装置では、タイミングエラー検出回路として、第 1 実施形態で説明したタイミングエラー検出回路 13 を用いた場合を例示したが、第 2 実施形態で説明したタイミングエラー検出回路 33 を用いるようにしてもよい。

【0089】

また、上述した実施形態では、サンプリング回路において、信号をシンボルレートの 2 倍および 4 倍でサンプリングする場合を例示したが、シンボルレートの 2 倍以上の任意の周波数でサンプリングする場合に本発明は適用可能である。

【0090】

【発明の効果】

以上説明したように、本発明のタイミングエラー検出回路および復調回路によれば、位相信号を用いずに、信号の振幅を用いてシンボルのタイミングエラーを検出することで、小規模化が図れる。

また、本発明のタイミングエラー検出回路およびその方法と復調回路およびその方法によれば、キャリア成分の残った信号に対しても安定かつ高速な同期を実現することができる。

【図面の簡単な説明】

【図 1】

図 1 は、本発明の第 1 実施形態の復調回路の構成図である。

【図2】

図2は、図1に示すシンボルタイミング再生回路の構成図である。

【図3】

図3は、図2に示すタイミングエラー検出回路の処理を説明するための図である。

【図4】

図4は、図2に示すタイミングエラー検出回路の一例の構成図である。

【図5】

図5は、本発明の第2実施形態の復調回路のシンボルタイミング再生回路の構成図である。

【図6】

図6は、図5に示すタイミングエラー検出回路の処理を説明するための図である。

【図7】

図7は、図5に示すタイミングエラー検出回路の一例の構成図である。

【図8】

図8は、図7に示す振幅検出回路、補間回路および差分検出回路の実現例の回路図である。

【図9】

図9は、本発明の第3実施形態の受信装置の構成図である。

【図10】

図10は、従来の復調回路の構成図である。

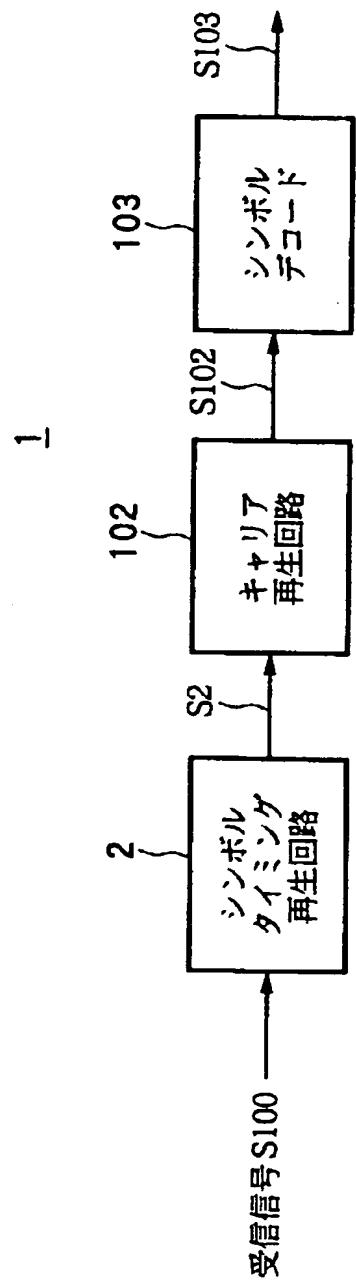
【符号の説明】

1 1 …サンプルタイミング決定回路、 1 2 …ループフィルタ回路、 1 3 …タイミングエラー検出回路、 1 1 0 …入力端子、 1 1 1 …局部発振回路、 1 1 2 …同相検波回路、 1 1 3 …移相回路、 1 1 4 …直交検波回路、 1 1 5, 1 1 6 …増幅回路、 1 1 8, 1 1 9 …L P F回路、 1 2 0, 1 2 1 …A／D変換回路、 1 0₁, 1 0₂ …補間回路、 1 3 0 …複素乗算回路、 1 3 1, 1 3 2 …ロールオフフィルタ回路、 1 3 3 …位相検出回路、 1 3 4 …ループフィルタ回路、 1 3 5 …数値

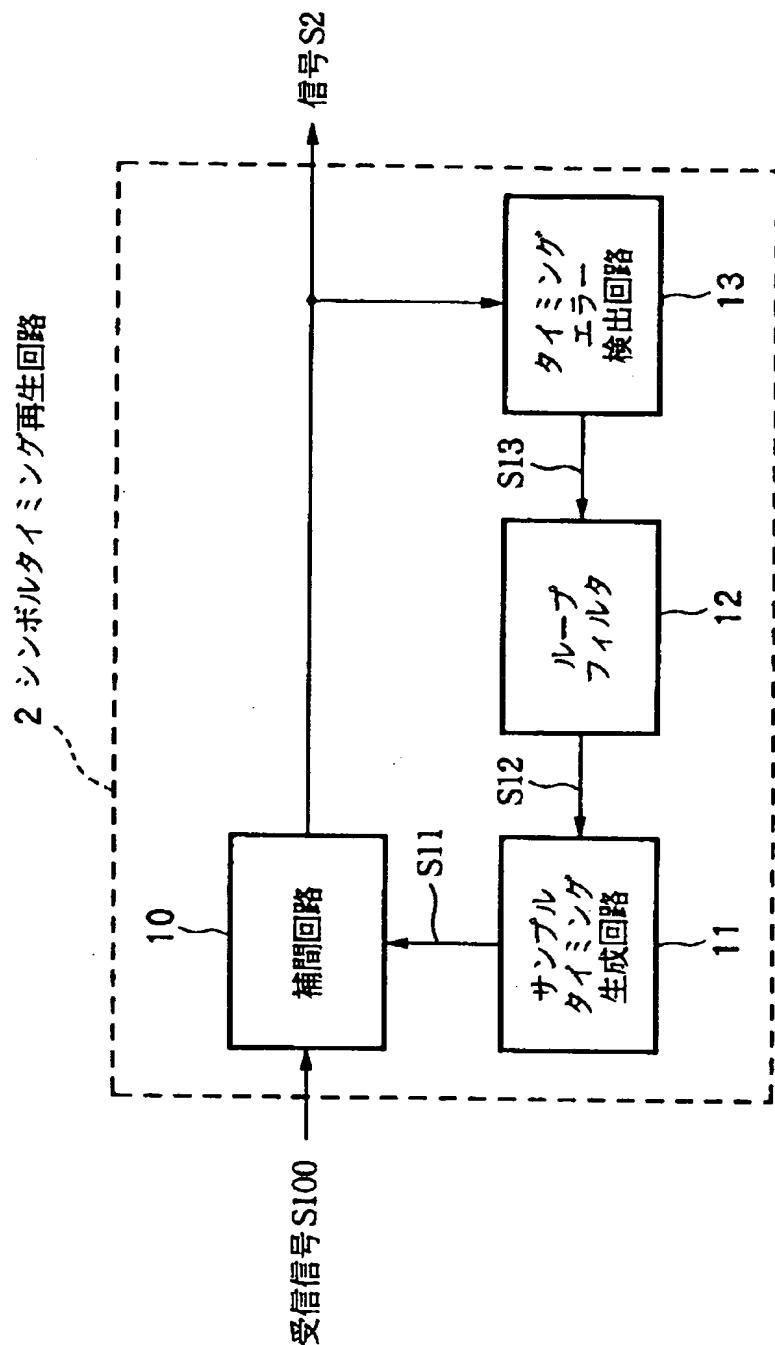
制御発振回路、136, 137…信号変換回路、145…シンボルデコード回路
、146…シンボルタイミング再生回路、147…A G C回路、148…P W M
信号生成回路、149…ローパスフィルタ

【書類名】 図面

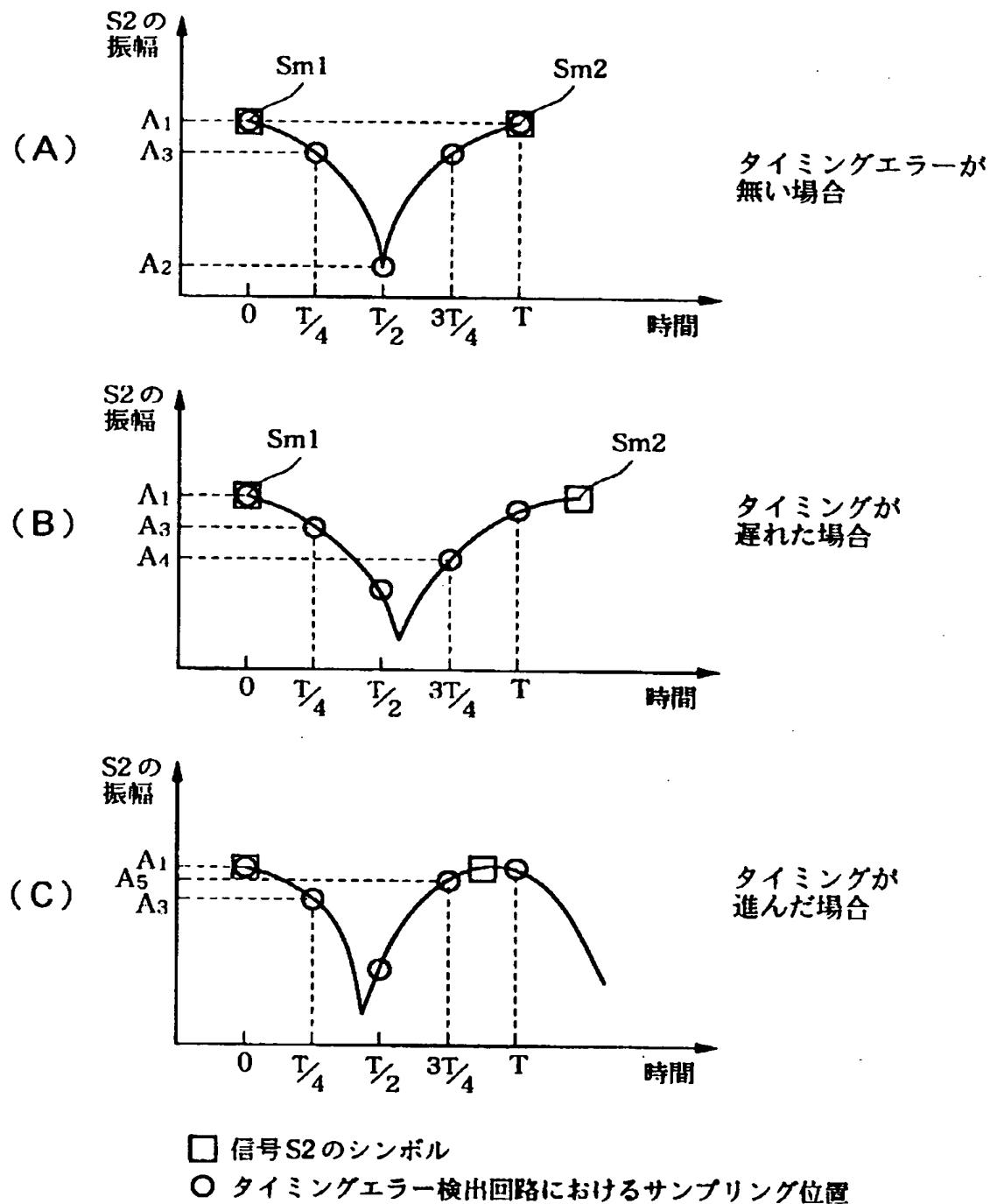
【図1】



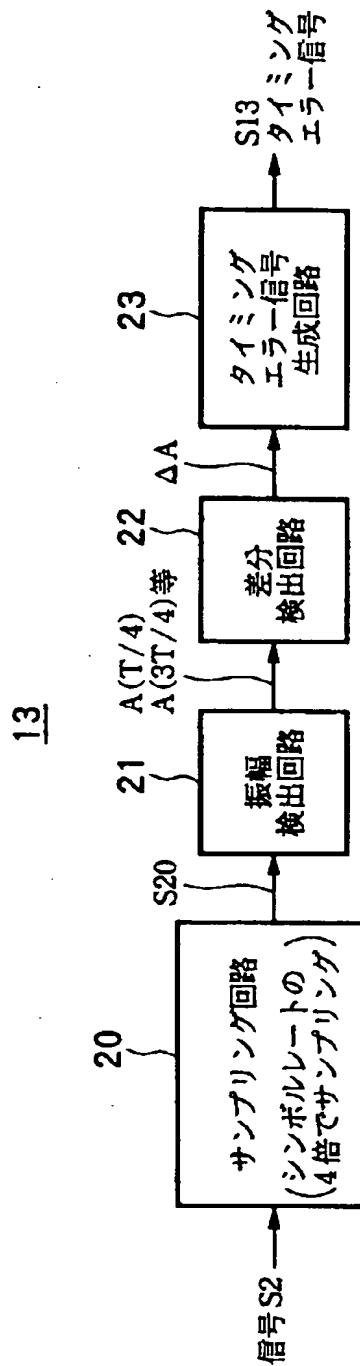
【図2】



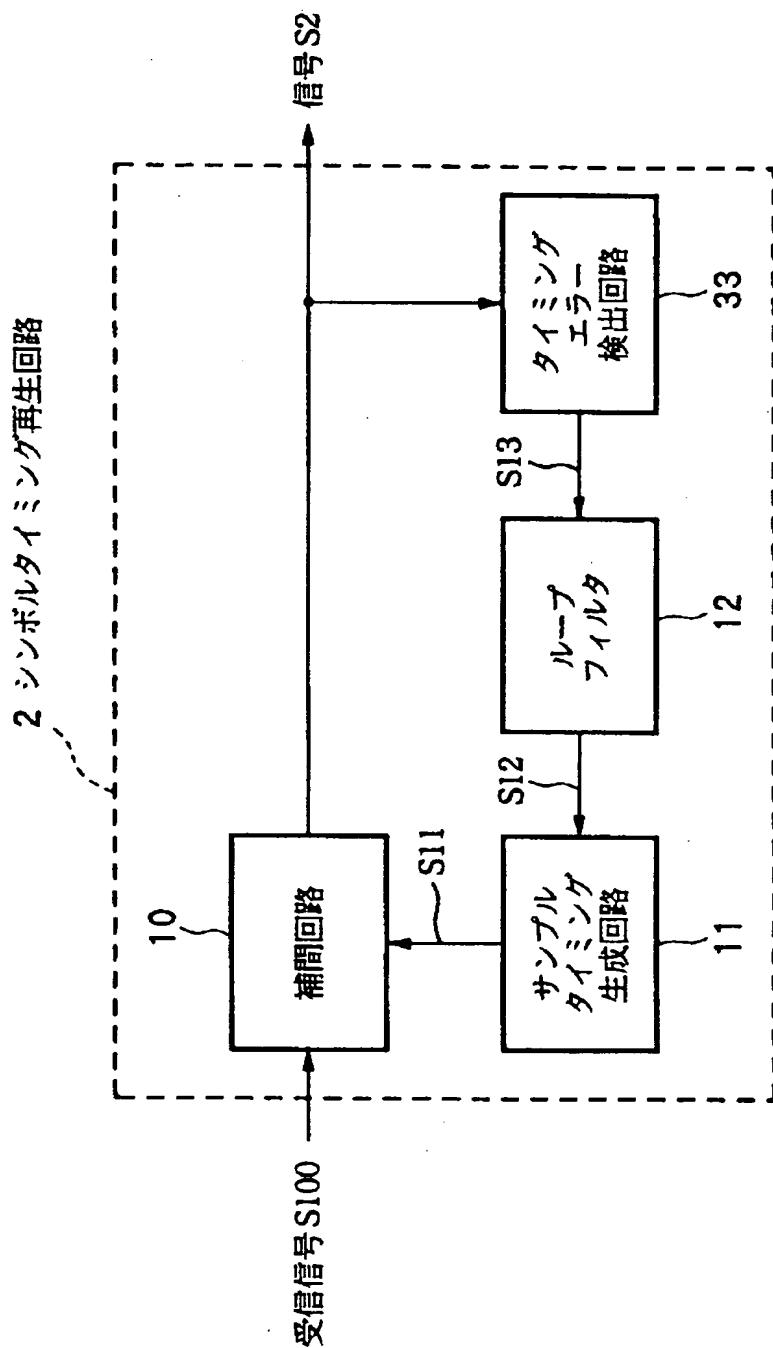
【図3】



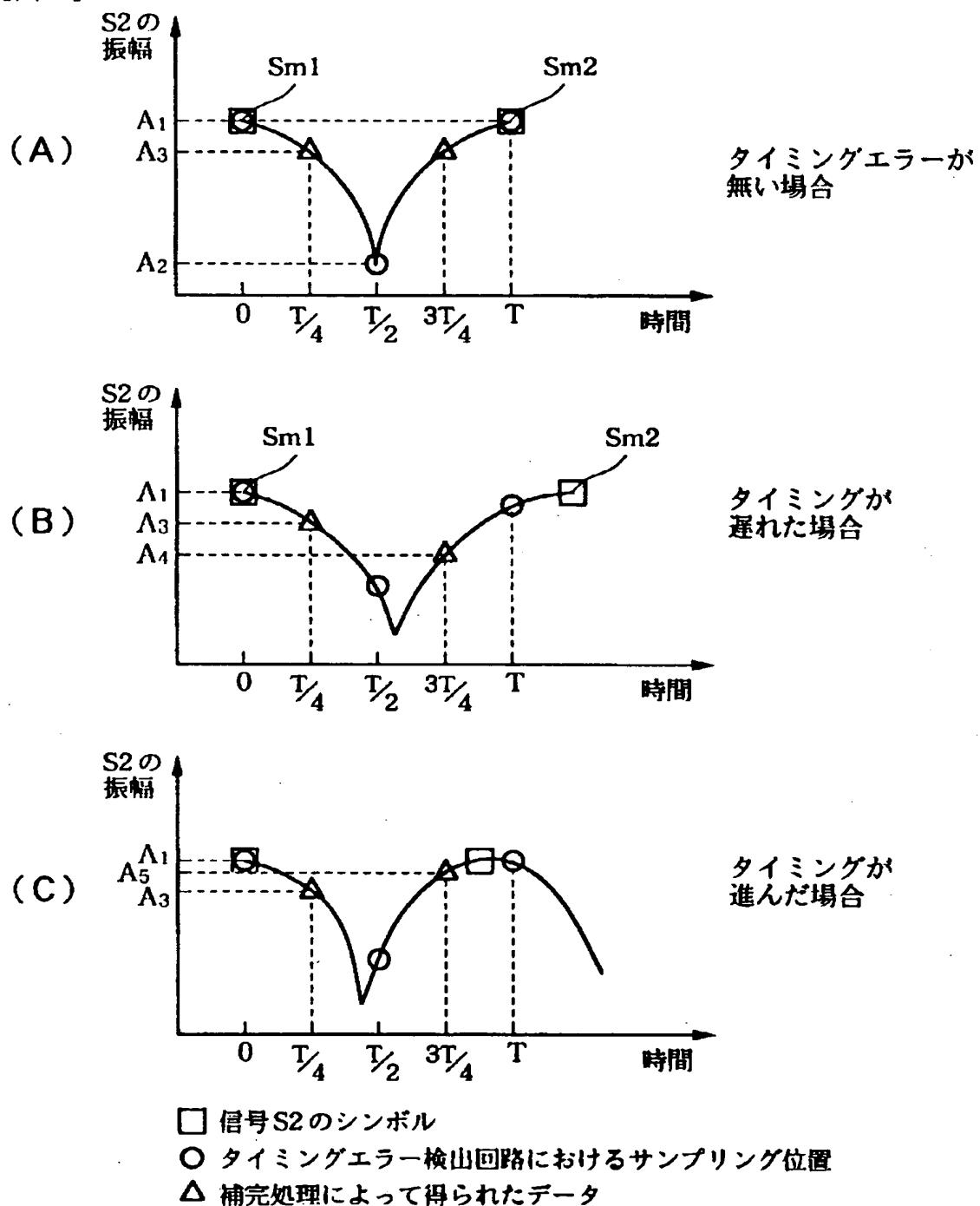
【図4】



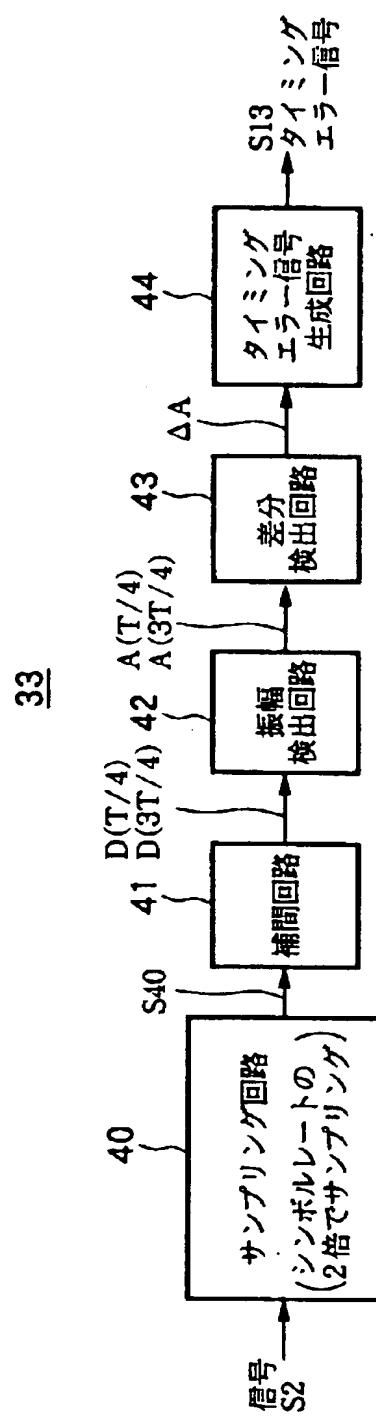
【図5】



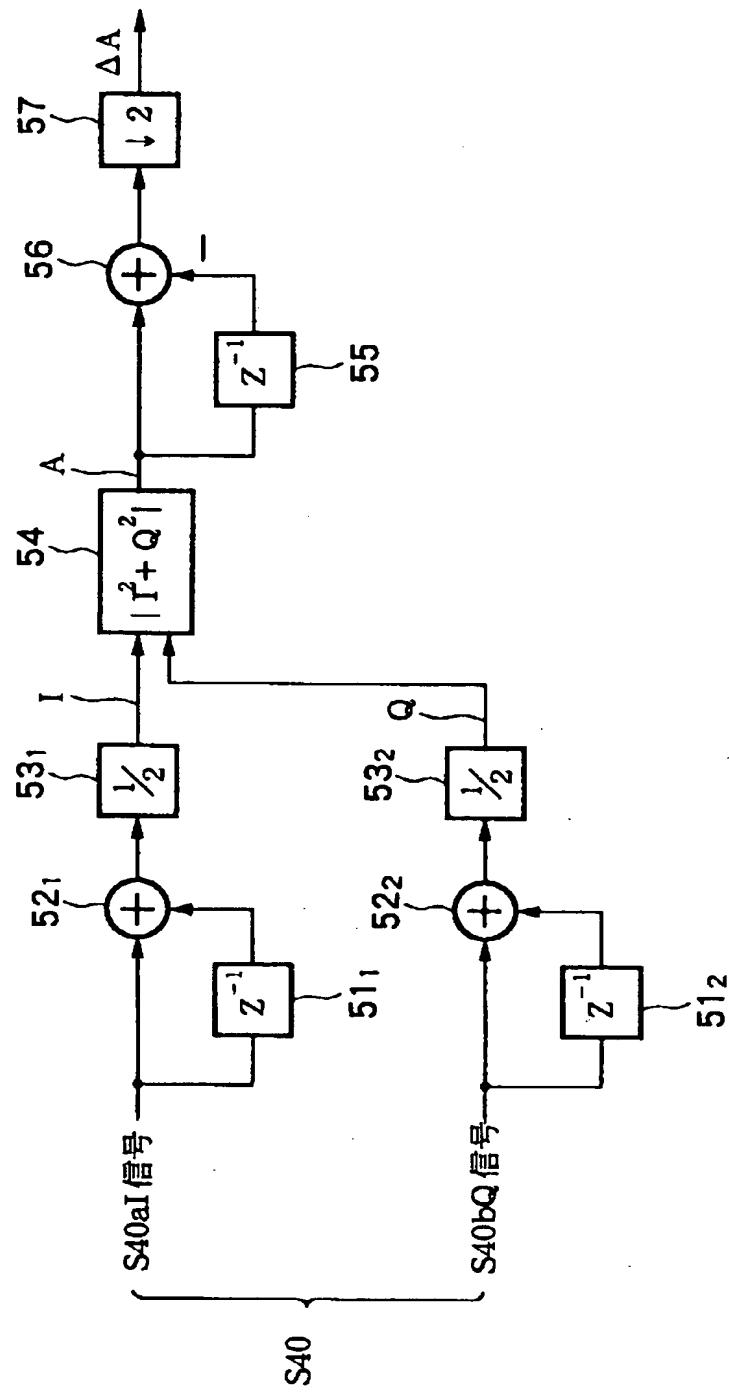
【図6】



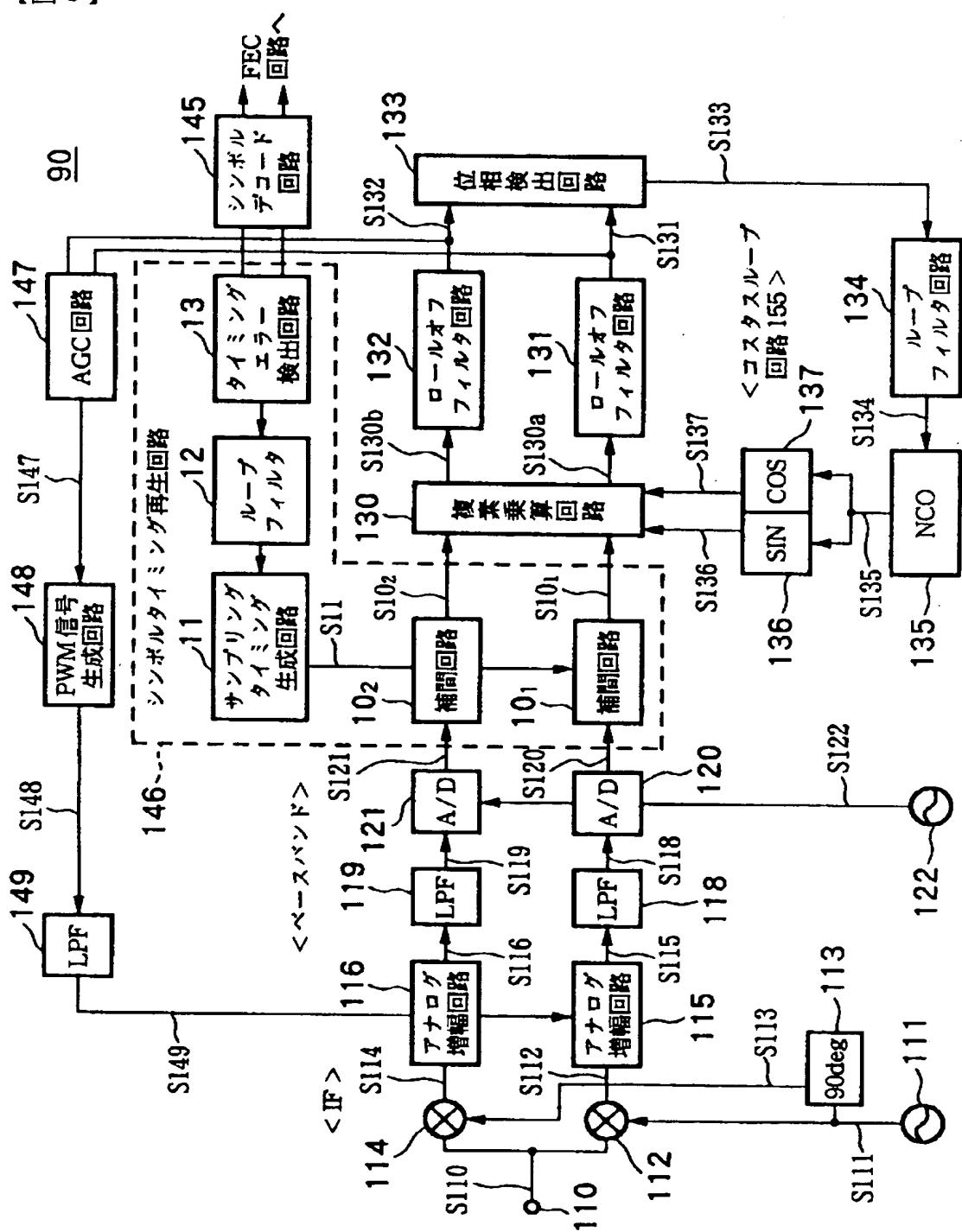
【図7】



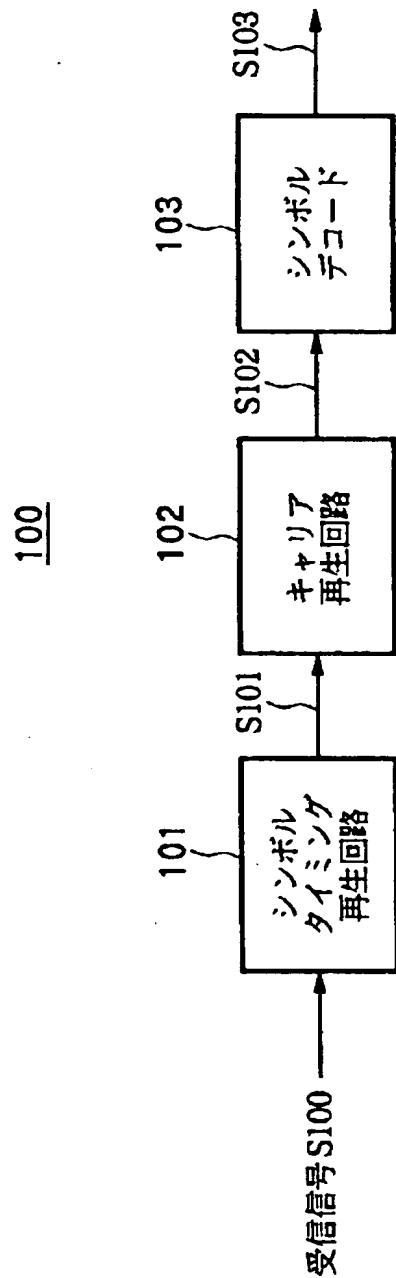
【図8】



【図9】



【図10】



【書類名】 要約書

【要約】

【課題】 簡単かつ小規模な構成で、信号内のシンボルのタイミングエラーを適切に検出できるタイミングエラー検出回路を提供する。

【解決手段】 所定のシンボル周期で配置されたシンボルを含む信号 S 2 をシンボルレートの 4 倍の周波数でサンプリングするサンプリング回路 2 0 と、前記信号内の前記サンプリングされた位置の振幅を検出する振幅検出回路 2 1 と、前記検出された複数の振幅の差分に基づいて、前記信号に含まれるシンボルの想定されたタイミングからのずれを示すタイミングエラーを検出する差分検出回路 2 2 およびタイミングエラー信号生成回路 2 3 を有する。

【選択図】 図4

出願人履歴情報

識別番号 [000002185]

1. 変更年月日 1990年 8月30日

[変更理由] 新規登録

住 所 東京都品川区北品川6丁目7番35号

氏 名 ソニー株式会社